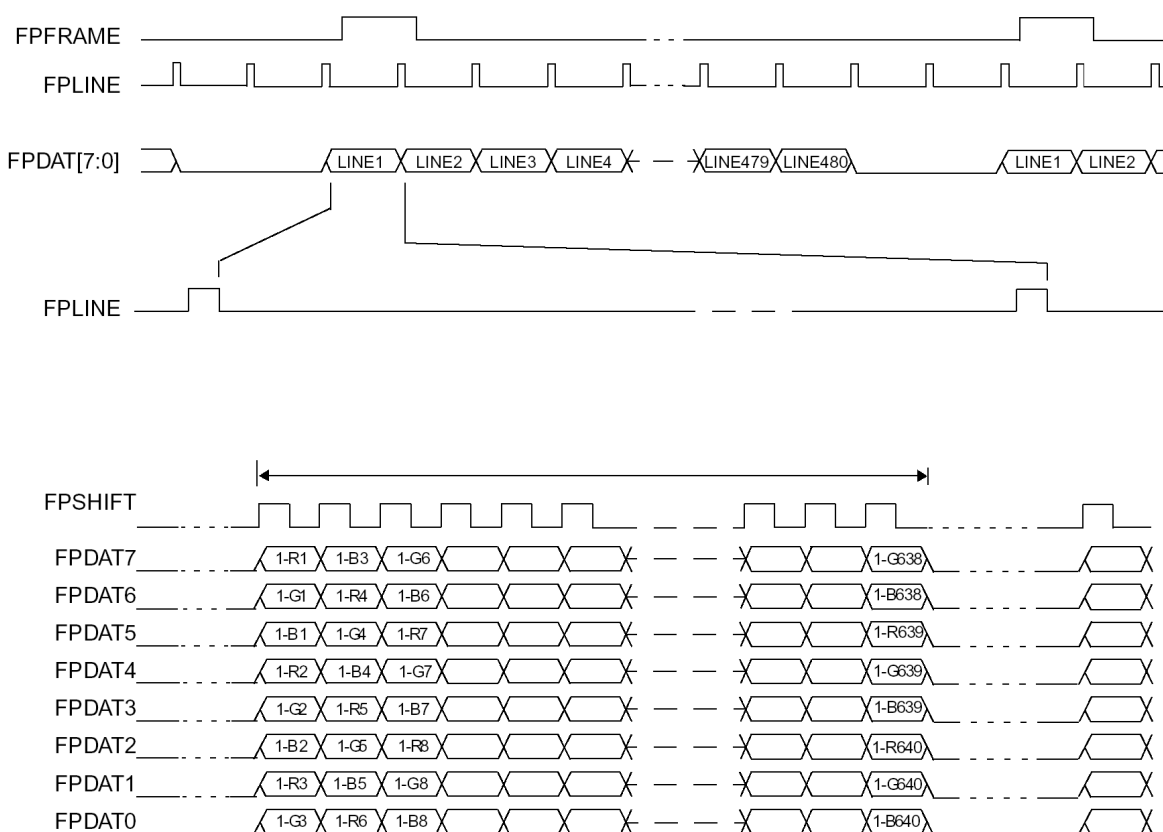


Revisiones	Fecha	Comentarios
0	08/06/05	

Les presentamos los nuevos displays color LCD de 320x240. Se trata de displays con o sin touch screen y sin controlador, por lo que su utilización dentro de un sistema requiere de un controlador externo, o de la generación de todas las señales de control por parte del usuario.

El display color presenta una interfaz relativamente simple desde el punto de vista del hardware, con 8 bits de datos y tres señales de control. La nomenclatura es algo confusa y varía con el fabricante, por lo que intentaremos generalizar.

Las señales de control se encargan de indicar los instantes de comienzo de trama vertical (FPFRAME o FRM) y línea horizontal (FPLINE, LOAD, o CL1), mientras que la información para cada pixel es leída a cada intervalo de clock (FPSHIFT, DP, o CL2), 8-bits a la vez (FPDAT0 a FPDAT7). La correspondencia entre estos 8-bits y la información de R, G y B de pantalla es algo compleja, y puede observarse mejor en el diagrama que sigue a continuación, junto con el timing de una trama. El gráfico corresponde a un display de 640x480, pero el timing es equivalente, reemplazando 640 por 320 y 480 por 240:



Como puede observarse, la información de color es de 1bpp (1 bit por pixel). Esta información controla el polarizador transmisor vinculado al color correspondiente, que dejará pasar o no la componente de color R, G, o B, según se trate, filtrando la luz blanca proveniente de un backlight CCFL.

Sin embargo, esto no significa que solamente podamos tener ocho colores en pantalla, con 0 ó 100% de saturación de cada una de las componentes; mediante la modificación de esta información trama a trama, es posible generar una gama muy interesante de colores. Las pruebas realizadas con controladores de 8bpp y paleta de 4bits por color, mostrando 256 colores en pantalla de una paleta de 4096 (2^{12}), han dado resultados satisfactorios.

Luego de la información correspondiente a los 320 pixels, existe una serie de pixels sin información conformando una línea; y luego de las 240 líneas horizontales, existe una serie de líneas sin información, conformando una trama. Esto tiene la finalidad de adecuar la frecuencia de actualización a límites manejables por el display.

Si bien la generación de este tipo de timing no es demasiado compleja, para una frecuencia de actualización de cuadro (trama) de unos 50 Hz o más, el FPCLOCK comienza a ascender al orden de los MHz, por lo que tal vez no sea tan simple de realizar. La recomendación es emplear alguno de los controladores dedicados en existencia, de los cuales se presentarán notas de aplicación oportunamente.

Existe además de las vistas, una cuarta línea de control denominada LCDPWR o DISP, que cumple la función de activar el display. La misma debe activarse luego de aplicada la alimentación (preferentemente una vez que el hardware de control de timing está inicializado) y retirarse antes de la desaparición de la misma, para minimizar inconvenientes en el funcionamiento del display y maximizar su vida útil.

La tensión de alimentación del display puede ser de 3 ó 5V, y la que regula el contraste se ubica en el orden de los 25V.